

The following is English translation of an extract from the above-identified documents relevant to the present application.

As shown in Fig. 4 (A), an active region 1 on one side forms T-shape, wiring layers 5a and 5c are arranged to cover over the active region completely, and a contact hole 4c is arranged around the centre of the active region 1 that extends in the direction perpendicular to a gate electrode 3. When a current needs to be reduced, as shown in Fig. 4(B), the contact hole 4c is arranged further away from the gate electrode 3. When a current needs to be increased, as shown in Fig. 4(C), the contact hole 4c is arranged closer to the gate electrode. The amount of the current of the electric field effect transistor can be adjusted only by changing the position of the contact hole 4c, without changing the wiring layers 5a and 5c.

The active region can be form T-shapes on both sides of the gate electrode.

(51) Int. Cl.⁶

H01L 27/04

21/822

識別記号

F I

H01L 27/04

A

審査請求 未請求 請求項の数 8 O L (全5頁)

(21) 出願番号 特願平9-357525
 (22) 出願日 平成9年(1997)12月25日

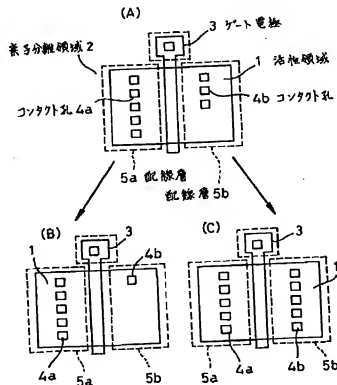
(71) 出願人 000005843
 松下電子工業株式会社
 大阪府高槻市幸町1番1号
 (72) 発明者 赤松 晋
 大阪府高槻市幸町1番1号 松下電子工業
 株式会社社内
 (74) 代理人 弁理士 松村 博

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 必要とする電流量をコンタクト用マスクを1枚変更するだけで得ることができる。

【解決手段】 電界効果トランジスタでコンタクト孔4bが活性領域1のすべてに配置されていないが配線層5bは活性領域1の全体を覆うように配置しておく。当初(A)に示すようにコンタクト孔4bを配置可能な数の半数程度を配置しておき、電流値の変更が必要な場合、電流を減らす必要があるときは(B)のようにコンタクト孔4bの数を減らす。増やす必要がある場合(C)のようにコンタクト孔4bの配置数のみの変更で電界効果トランジスタの電流量を調整することができる。



【特許請求の範囲】

【請求項1】 MOS型半導体装置において、一方導電型半導体基板上にゲート絶縁膜を介して設けられたゲート電極の両側に設けられた他方導電型ソース、ドレイン領域を有し、その上部に絶縁膜を介して設けられた配線層が前記ソース、ドレイン領域をすべて覆うように設けられており、かつ前記ソース、ドレイン領域と前記配線層をつなぐコンタクト孔がソース、ドレインの各領域に少なくとも1個設けられたことを特徴とする半導体装置。

【請求項2】 高バイアスに接続されるドレイン側のコンタクト孔は、ゲート電極と平行にドレイン領域内に均等に配置され、ソース側のコンタクト孔はゲート電極と平行にソース領域内の一方向に所望の電流が得られるようにコンタクト孔の数を調整して配置したことを特徴とする請求項1記載の半導体装置。

【請求項3】 低バイアスに接続されるソース側のコンタクト孔は、ゲート電極と平行にドレイン領域内に均等に配置され、ドレイン側のコンタクト孔はゲート電極と平行にドレイン領域内の一方向に所望の電流が得られるようにコンタクト孔の数を調整して配置したことを特徴とする請求項1記載の半導体装置。

【請求項4】 高バイアスに接続されるドレイン側のコンタクト孔および低バイアスに接続されるソース側のコンタクト孔をゲート電極と平行にソース、ドレイン各領域内に所望の電流が得られるようにコンタクト孔の数を調整して配置したことを特徴とする請求項1記載の半導体装置。

【請求項5】 MOS型半導体装置において、一方導電型半導体基板上にゲート絶縁膜を介して設けられたゲート電極の両側に設けられた他方導電型ソース、ドレイン領域を有し、その上部に絶縁膜を介して設けられた配線層が前記ソース、ドレイン領域をすべて覆うように設けられており、かつ前記ソース、ドレイン領域と前記配線層をつなぐコンタクト孔がソース、ドレインの各領域に少なくとも1個設けられており、さらにソース、ドレイン領域の少なくとも一方がゲート電極と垂直方向に広げられており所望の電流値が得られるようコンタクト孔の配置を調整したことを特徴とする半導体装置。

【請求項6】 ゲート電極と垂直方向に広げるソース、ドレイン領域をL字型とすることを特徴とする請求項5記載の半導体装置。

【請求項7】 ゲート電極と垂直方向に広げるソース、ドレイン領域をT字型とすることを特徴とする請求項5記載の半導体装置。

【請求項8】 L字型およびT字型に広げたソース、ドレイン領域の不純物濃度を $1 \times 10^{17} \sim 1 \times 10^{19} / \text{cm}^3$ とすることを特徴とする請求項6または請求項7記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は電流量を変更できる半導体装置に関するものである。

【0002】

【従来の技術】 従来、回路動作上、最適な電界効果トランジスタの電流を得る場合、あらかじめ用意しておいたサイズの異なる電界効果トランジスタへ接続を変更するか、または、図5に示すようにマスクをすべて変更して電界効果トランジスタのサイズを変更することにより最適化を行う。図5について詳述すると、図5は従来の半導体装置における電界効果トランジスタの構造を示す平面図であり、図中、1は活性領域、2は素子分離領域、3ゲート電極、4a、4bはコンタクト孔、5a、5bは配線層である。

【0003】 図5(A)に示すサイズの電界効果トランジスタを、回路動作上、最適な電流を得る場合、電流を減らすときは図5(B)のようにマスクを変更し素子分離領域2のサイズを縮小してコンタクト孔4a、4bを図例では各々5つから3つに減らし、また、電流を増やすときは、図5(C)のようにマスクを変更し素子分離領域2のサイズを拡大してコンタクト孔4a、4bを図例では各々5つから7つに増やして行っている。

【0004】

【発明が解決しようとする課題】 しかしながら前記従来の前者のように、あらかじめ用意しておいたサイズの異なる電界効果トランジスタへ接続を変更する場合、余分なスペースが必要となり素子の高集積化には適さない。また、後者のようにマスクをすべて変更して電界効果トランジスタのサイズを変更するのは、マスクを作成し直す、手間とコストが増える。さらに電界効果トランジスタのサイズが変わることにより回路動作に影響があるパラメータの接合容量やゲート容量が変わるという問題点を有していた。

【0005】 本発明は上記従来の問題点を解決するものであり、コンタクト用マスク1枚のみの変更で、電界効果トランジスタのサイズの変更はないうる容量のパラメータの変更は考慮せずに電流量が変更できる半導体装置を提供することを目的とする。

【0006】

【課題を解決するための手段】 本発明は上記目的を達成するため、MOS型半導体装置において、一方導電型半導体基板上にゲート絶縁膜を介して設けられたゲート電極の両側に設けられた他方導電型ソース、ドレイン領域を有し、その上部に絶縁膜を介して設けられた配線層が前記ソース、ドレイン領域をすべて覆うように設けられており、かつ前記ソース、ドレイン領域と前記配線層をつなぐコンタクト孔がソース、ドレインの各領域に少なくとも1個設けられており、さらに他の手段はソース、ドレイン領域の少なくとも一方がゲート電極と垂直方向に広げられており所望の電流値が得られるようコンタ

10

20

30

40

50

ト孔の配置を調整することを特徴とするものである。

【0007】本発明によれば必要とする電流量をコンタクト用マスクを1枚変更するだけで得ることができる半導体装置が得られる。

【0008】

【発明の実施の形態】以下、本発明の各実施の形態について、図1ないし図4を用いて説明する。なお、前記従来のものと対応する部分は同一符号を用いるものとする。

【0009】（実施の形態1）図1は本発明の実施の形態1における電界効果トランジスタの構造を示す平面図である。ここで、活性領域1、素子分離領域2、ゲート電極3、コンタクト孔4a、4b、メタルの配線層5a、5bがそれぞれ設けられている。本実施の形態においては、高バイアスに接続されるドレイン側のコンタクト孔4aは、ゲート電極3と平行にドレイン領域内に配置される。またソース側のコンタクト孔4bはゲート電極3と平行にソース領域内の一方に所望の電流が得られるように数を調整して配置されている。

【0010】すなわち、コンタクト孔4bが活性領域1のすべてに配置されていないが配線層5bは活性領域1の全体を覆うように配置しておく。当初図1(A)に示すようにコンタクト孔4bを配置可能な数の半数程度を配置しておき、電流値の変更が必要な場合、電流を減らす必要があるときは図1(B)のようにコンタクト孔4bの数を減らす。増やす必要がある場合図1(C)のようにコンタクト孔4bの数を増やす。

【0011】以上のように本実施の形態によれば、配線層は変更せずにコンタクト孔の配置数のみの変更で電界効果トランジスタの電流量を調整することができる。なお、コンタクト孔4bの調整の場合について例示したが、コンタクト孔4bの数はコンタクト孔4aと同様の配置数とし、反対にコンタクト孔4aを半数程度配置して調整しても同様に電流量の調整が可能である。

【0012】すなわち、低バイアスに接続されるソース側のコンタクト孔4bはゲート電極3と平行にドレイン領域内に均等に配置する。ドレイン側のコンタクト孔4aはゲート電極3と平行にドレイン領域内の一方に所望の電流が得られるように数を調整して配置する。つまり、図1(A)の右、左に示すコンタクト孔4a、4bの位置が反対の関係になる。

【0013】（実施の形態2）図2は本発明の実施の形態2における電界効果トランジスタの構造を示す平面図である。当初図2(A)に示すようにコンタクト孔4bを配置可能な数の半数程度を配置しておき、電流値の変更が必要な場合、電流を減らす必要があるときは図2(B)のようにコンタクト孔4aの数を減らす。増やす必要がある場合は図2(C)のようにコンタクト孔4bの数を増やす。配線層5a、5bは変更せずにコンタクト孔4a、4bの配置数のみの変更で電界効果トランジスタの電流量を

調整することができる。

【0014】以上のように本実施の形態によれば、配線層は変更せずにコンタクト孔の配置数のみの変更で電界効果トランジスタの電流量を調整することができる。

【0015】（実施の形態3）図3は本発明の実施の形態3における電界効果トランジスタの構造を示す平面図である。当初図3(A)に示すように一方の活性領域1をL字型に形成し、配線層5a、5cはその活性領域2上をすべて覆うように配置し、ゲート電極3に対して垂直方向(図面上横方向)に伸びた活性領域1の中央付近にコンタクト孔4cを配置しておき、電流値の変更が必要な場合、電流を減らす必要があるときは図3(B)のようにコンタクト孔4cの位置をゲート電極3から遠い側へ移動する。増やす必要がある場合図3(C)のようにコンタクト孔4cの位置をゲート電極3に近づける。配線層5a、5cは変更せずにコンタクト孔4cの配置位置のみの変更で電界効果トランジスタの電流量を調整することができる。

【0016】以上のように本実施の形態によれば、配線層は変更せずにコンタクト孔の配置位置のみの変更で電界効果トランジスタの電流量を調整することができる。なお、L字型に活性領域を形成するのはゲート電極を挟み両側としてもよい。

【0017】また、L字型活性領域の不純物濃度を $1 \times 10^{11} \sim 1 \times 10^{14} / \text{cm}^3$ とすることにより、抵抗値を離してその効果をより大きくすることができる。

【0018】（実施の形態4）図4は本発明の実施の形態4における電界効果トランジスタの構造を示す平面図である。当初図4(A)に示すように一方の活性領域1をT字型に形成し、配線層5a、5cはその活性領域上をすべて覆うように配置し、ゲート電極3に対して垂直方向(図面上横方向)に伸びた活性領域1の中央付近にコンタクト孔4cを配置しておき、電流値の変更が必要な場合、電流を減らす必要があるときは図4(B)のようにコンタクト孔4cの位置をゲート電極3から遠い側へ移動する。増やす必要がある場合図4(C)のようにコンタクト孔4cの位置をゲート電極3に近づける。配線層5a、5cは変更せずにコンタクト孔4cの配置位置のみの変更で電界効果トランジスタの電流量を調整することができる。

【0019】以上のように本実施の形態によれば、配線層は変更せずにコンタクト孔の配置位置のみの変更でトランジスタの電流量を調整することができる。なお、T字型に活性領域を形成するのはゲート電極を挟み両側としてもよい。

【0020】また、T字型活性領域の不純物濃度を $1 \times 10^{11} \sim 1 \times 10^{14} / \text{cm}^3$ とすることにより、抵抗値を離してその効果をより大きくすることができる。

【0021】

【発明の効果】以上説明したように本発明によれば、半

導体基板内の不純物分布を制御したことにより必要とする電荷保持特性を満足し経時劣化がほとんどなく長期信頼性の高い半導体装置が得られる。

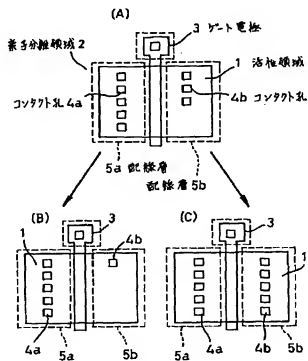
【図面の簡単な説明】

【図 1】本発明の実施の形態 1 における電界効果トランジスタの構造を示す平面図

【図 2】本発明の実施の形態 2 における電界効果トランジスタの構造を示す平面図

【図 3】本発明の実施の形態 3 における電界効果トランジスタの構造を示す平面図

【図 1】



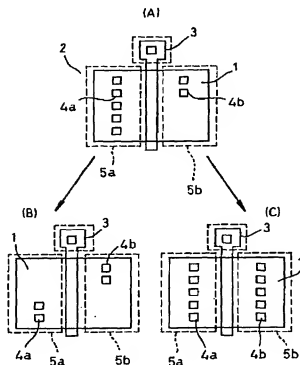
【図 4】本発明の実施の形態 4 における電界効果トランジスタの構造を示す平面図

【図 5】従来の半導体装置における電界効果トランジスタの構造を示す平面図

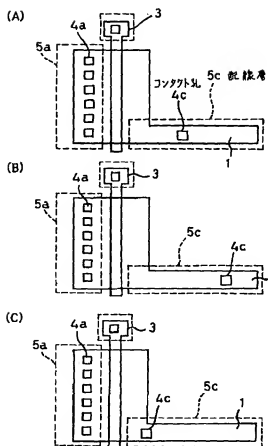
【符号の説明】

- 1 活性領域
- 2 素子分離領域
- 3 ゲート電極
- 4a, 4b, 4c コンタクト孔
- 5a, 5b, 5c メタルの配線層

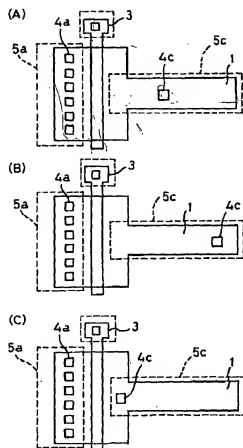
【図 2】



【図3】



【図4】



【図5】

